



UHW
UNIVERSITAS HAYAM WURUK
PERBANAS

Pertemuan 6

DATA LINK LAYER



AUDIO MODUL 6

TUJUAN PEMBELAJARAN

Setelah mempelajari bab ini, mahasiswa seharusnya mampu:

1. Mahasiswa mampu menjelaskan error detection
2. Mahasiswa mampu menjelaskan error corection

ERROR DETECTION

Informasi atau data dalam proses pengiriman dari pengirim ke penerima berpotensi terjadi kerusakan yang disebabkan berbagai hal seperti noise pada media transmisi, kerusakan peralatan atau kesalahan dari manusia. Kesalahan-kesalahan yang terjadi harus dapat dideteksi dan diperbaiki. Pada jaringan komputer terdapat tiga metode untuk mendeteksi kesalahan.

A. ECHO CHECK

Echo check adalah sistem yang paling sederhana yang dapat mendeteksi kesalahan. Sistem ini bekerja dengan mengirimkan kembali informasi yang diterima kepada titik asalnya (pengirim) untuk dibandingkan dengan data aslinya, dengan itu operator pada pihak pengirim dapat memeriksa kebenaran informasi yang dikirim. Teknik ini dapat disebut sebagai sistem loop check dimana sistem ini akan terjadi proses pengulangan atau loop informasi dari Pengirim→Penerima→Pengirim.

B. PARITY CHECKING

Sistem ini bekerja dengan menambahkan redundant bit pada informasi yang akan dikirim. Redudant bit tersebut menggambarkan sifat-sifat dari informasi tersebut. Dari sisi penerima akan dilakukan evaluasi informasi dan informasi tersebut akan dibandingkan dengan redundant bit yang ada.

Dalam parity checking sendiri terdapat 3 metode diantaranya:

a. Vertical Redundancy Checking (VRC)

VRC merupakan teknik yang digunakan untuk mendeteksi kesalahan dengan cara menambahkan 1 non information bit pada setiap karakter yang akan dikirimkan. Redudant bit yang akan ditambahkan dapat berupa bit 0 atau bit 1 tergantung pada konversi yang digunakan. Terdapat beberapa konvensi yang digunakan diantaranya:

- Space Parity

Konvensi ini akan menambahkan bit 0 pada setiap karakter dengan tidak bergantung pada jenis karakter tersebut. Sehingga pendeteksian kesalahan hanya dapat dilakukan jika kesalahan terjadi pada redundant bit tersebut.

- **Mark Parity**

Berkebalikan dengan space parity, konvensi ini akan menambahkan bit 1 pada prosesnya.

- **Even Parity**

Konvensi ini menambahkan redundant bit yang merupakan fungsi dari information bit yang merupakan pola dari suatu karakter.

Misal:

Bit ke: 8 6 5 4 3 2 1
0 1 0 0 0 1 0

Dapat susunan bit diatas dapat dilihat bahwa terdapat 2 bit (GENAP) dengan logika 1. Untuk bit ke 1-7 merupakan karakter ASCII, sedangkan bit ke 8 merupakan even parity yang ditulis sebagai bit 0 karena jumlah bit 1 dari deretan bit ke 1-7 sudah berjumlah 2 (GENAP). Sehingga dapat disimpulkan bahwa agar mendapatkan jumlah bit 1 yang genap yakni information bit ditambahkan dengan redundant bit.

- **Odd Parity**

Konvensi ini merupakan kebalikan dari even parity, dimana jumlah bit H merupakan bilangan ganjil ketika information bit d ditambahkan dengan redundant bit.

- **Horizontal Redudancy Checking**

Teknik ini dilakukan dengan menambahkan sebuah redudant karakter pada akhir suatu blok karakter yang jumlahnya tetap. Redudant karakter yang ditambahkan diatur untuk menjadi odd parity atau even parity dari blok karakter tersebut. Teknik HRC juga dapat digabungkan dengan teknik VRC dengan tujuan untuk semakin memperkecil kegagalan untuk pendeteksian kesalahan.

- **Cyclic Redudancy Check**

Teknik yang digunakan untuk memastikan integritas data dan mengecek kesalahan pada data yang akan ditransmisikan. CRC dilakukan dengan menambahkan redundant bit yang merupakan hasil kalkulasi yang dimasukkan ke sebuah persamaan polinomial.

FEEDBACK TYPE

Sistem pendeteksian digabungkan dengan sistem parity checking. Dari sisi penerima akan mengevaluasi informasi yang diterima dan mengirimkan pesan ke pengirim mengenai kualitas informasi yang diterima. Apabila informasi yang diterima oleh penerima tanpa kesalahan maka penerima mengirimkan pesan ACK (ACKNOWLEDGMENT), sebaliknya jika informasi yang diterima terdapat kesalahan maka akan dikirimkan pesan NAK (NEGATIVE ACKNOWLEDGMENT) yang dengan pesan tersebut pengirim akan mengirim kembali informasi sampai penerima memberi pesan ACK. Dengan kata lain, penerima tidak melakukan perbaikan pada kesalahan informasi, melainkan meminta pengirim untuk mengulangi pengiriman informasi kembali. Sistem pendeteksian itu disebut juga sebagai ARQ (AUTOMATIC REPEAT REQUEST).

Sistem ARQ dapat dibedakan menjadi beberapa kelompok antara lain:

a. Stop & Wait ARQ

Sistem ini mempunyai cara kerja dimana pengirim akan membagi informasi berupa blok-blok yang panjangnya tertentu dan kemudian mengirimkan blok-blok tersebut sesudah diberikan redundant bit. Pengirim mengirimkan blok pertama terlebih dahulu dan menunggu pesan dari penerima. Jika pesan berupa ACK maka pengiriman blok ke dua akan dilakukan, sebaliknya bila pesan yang diterima NAK maka pengirim akan mengulangi pengiriman blok pertama tadi. Hal ini dilakukan secara terus menerus sampai semua informasi terkirim.

b. Continuous ARQ

Sistem ini bertujuan untuk mengurangi kerugian waktu yang terjadi pada sistem Stop & Wait ARQ. Dengan menggunakan sistem Continuous ARQ, pengirim akan mengirim blok-blok informasi secara terus-menerus kepada penerima. Jika informasi yang diterima pengirim ACK maka tidak perlu melakukan pengulangan pengiriman informasi dari blok tertentu, namun apabila pesan yang diterima NAK maka terdapat dua pilihan yang dapat dilakukan pengirim yaitu melakukan pengulangan pengiriman blok informasi yang dimulai dari blok yang mengandung kesalahan yang disebut sebagai sistem GO BACK N ARQ atau hanya mengirimkan kembali blok yang salah saja yang disebut sebagai sistem SELECTIVE RETRANSMISSION SCHEME ARQ.

c. Adaptive ARQ

Sistem ini menggunakan minimum 2 blok atau lebih yang berbeda untuk pengiriman informasi ke pihak penerima. Dari sisi penerima dapat memonitor Retransmission Request dan S/N Ration dari saluran. Prinsip kerja dari sistem ini adalah jika factor RQ besar atau S/N selalu rendah atau gabungan dari keduanya maka penerima akan mengirimkan signal kontrol ke pengirim dengan tujuan agar dari sisi pengirim dapat mengurangi panjang blok dari informasi yang akan dikirim. Sehingga dengan menggunakan sistem Adaptive ARQ akan lebih efisien dalam hal penggunaan saluran, namun sistem ini sangat rumit dan mahal.

ERROR CORRECTION

Teknik untuk mengoreksi ketidakseimbangan jangka pendek menuju keseimbangan jangka panjang, serta dapat menjelaskan hubungan antara peubah terikat dengan peubah bebas pada waktu sekarang dan waktu lampau.

Forward Error Correction

Berbeda dengan sistem yang telah diuraikan diatas yang dimana penerima tidak dapat memperbaiki kesalahan informasi yang terjadi pada penerima namun dengan mengirimkan suatu pesan yang dikirim ke pengirim, pada sistem FEC dapat melakukan perbaikan informasi yang diterima pihak penerima dengan tingkatan tertentu. Namun sistem FEC memerlukan banyak redundant bit yang harus ditambahkan dalam setiap blok informasi yang akan dikirim sehingga efisiensi transmisi menjadi rendah. Walau demikian sistem FEC tidak memerlukan pengiriman balik dari penerima ke pengirim.

Salah satu metode yang dapat digunakan pada sistem FEC adalah Hamming Code yang dapat mendeteksi kode error dan memperbaiki kode pesan. Kode Hamming biner dapat direpresentasikan dalam bentuk persamaan:

$$(n, k) = 2^m - 1 \geq n$$

Jika m= jumlah paritas = 3

k = jumlah data = 4

n = Hamming Code Block (information bit + redundant bit)

k = information bit

Misal terdapat deretan biner dengan panjang 8 bit.

8	7	6	5	4	3	2	1
---	---	---	---	---	---	---	---

0	H	0	H	0	0	0	H	0
---	---	---	---	---	---	---	---	---

Untuk Hamming Codenya adalah:

12	11	10	9	8	7	6	5	4	3	2	1
0	H	0	H	P ₄	0	0	H	P ₃	0	P ₂	P ₁

P₄, P₃, P₂, P₁ merupakan Hamming bit dimana dapat dihitung dengan menggunakan operasi Exclusive-Or pada bit-bit yang mempunyai keadaan logika 1 yakni bit ke 5, 9 dan 11. Sehingga hasil operasi logika Exclusive-Or akan diperoleh nilai sebagai berikut:

5	0	H	0	H
9	H	0	0	H
11	H	0	H	H
EX-OR	0	H	H	H

Jadi untuk P₄, P₃, P₂, P₁ adalah 0, H, H, H, sehingga Hamming Code yang dipancarkan adalah

12	11	10	9	8	7	6	5	4	3	2	1
0	H	0	H	0	0	0	H	H	0	H	H



Daftar Pustaka

1. Lukas, J., 2006, Jaringan Komputer, Graha Ilmu, Yogyakarta
2. Sutanta, E., 2005, Komunikasi Data & Jaringan Komputer, Graha Ilmu, Yogyakarta
3. Kurose, Ross, 2017, Computer Networking, A Top-Down Approach (Seventh Edition), Pearson, New York